

**TP n°6 : étude d'une PLL de type 565. Application à la démodulation de fréquence.**

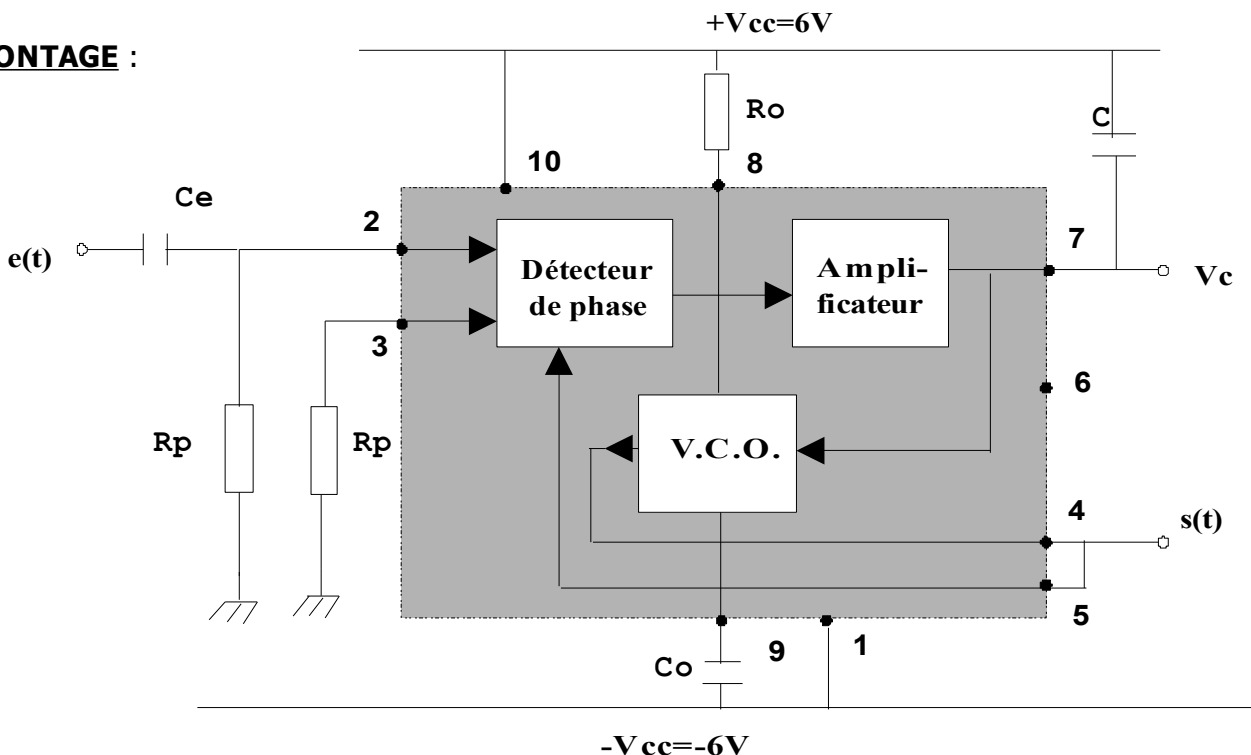
**1) présentation du montage avec le composant LM565.**

Il s'agit d'une boucle à verrouillage de phase utilisée pour la réception de signaux bidirectionnels.

Quand on applique un signal  $e(t)$  **sinusoïdal** de fréquence  $f_e$  convenablement choisie, le VCO délivre un signal **carré** de même fréquence que  $e(t)$  et dont le fondamental est déphasé par rapport à  $e(t)$ .

Pour ne pas alourdir les notations, on note :  $\varphi_{s/e}$  ce déphasage (on devrait le noter :  $\varphi_{sFOND/e}$ )

**MONTAGE :**



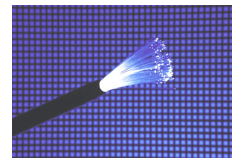
La fréquence propre  $f_0$  (ou fréquence libre) du V.C.O. est fixée par ( $R_o = 10 \text{ k}\Omega$ ,  $C_o = 1 \text{ nF}$ ).

Le filtrage passe-bas est réalisé par  $C = 100 \text{ nF}$ , condensateur qui se trouve alors en parallèle sur une résistance **interne** de valeur  $R = 3,6 \text{ k}\Omega$ . ( il ne faut pas placer cette résistance)

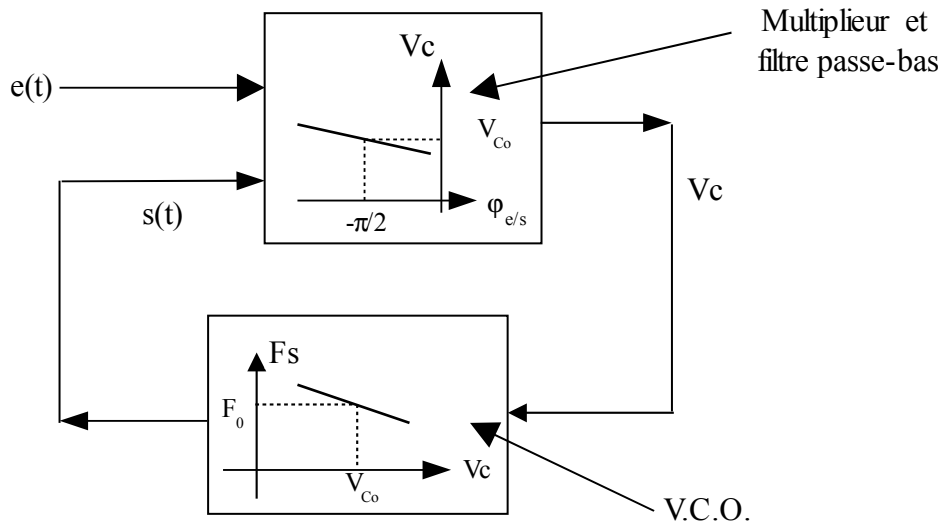
Le détecteur de phase possède une entrée différentielle ; la polarisation de la base des deux transistors est assurée par les résistances  $R_p$  de valeur  $4,7 \text{ k}\Omega$ .

On impose le signal d'entrée  $e(t)$  par l'intermédiaire d'un condensateur  $C_e$  de valeur  $C_e = 470 \text{ nF}$ .

**On alimentera le circuit sous  $\pm V_{cc} = \pm 6 \text{ V}$ .**



## 2) étude de la plage de verrouillage.



L'objectif de l'étude est de valider expérimentalement que le comportement du système bouclé peut être décrit par :

- a) Recherche de la fréquence propre  $f_0$ .

En imposant  $e(t) = 0$ , relever sur une même feuille les oscillogrammes aux points 4, 9 et 7.

Donner la valeur de la fréquence des signaux obtenus; on la notera  $f_0$ .

Pourquoi prend-on  $e(t) = 0$  pour mesurer  $f_0$  ? Pouvait-on prendre une autre valeur de  $e(t)$  pour mesurer cette grandeur ?

Noter la cohérence avec la donnée constructeur : « Free Running Frequency »

- b) Recherche de la plage de verrouillage.

On impose  $e(t)$  signal sinusoïdal de fréquence  $f_e$  voisine de  $f_0$ , et d'amplitude de l'ordre de 1 V.

Noter la valeur de la fréquence particulière  $f_{e0}$  de  $e(t)$  pour laquelle  $s(t)$  et  $e(t)$  sont déphasés de  $\pi/2$  ( en quadrature) , et  $V_{Co}$  la valeur de  $V_c$  correspondante.

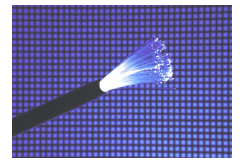
Imprimer  $s(t)$  et  $e(t)$  pour valider le déphasage entre les 2 signaux.

En indiquant votre façon de procéder, déterminer les deux fréquences  $F_{max}$  et  $F_{min}$  définissant respectivement les limites supérieures et inférieures de la plage de verrouillage.

Pour  $F_e$  légèrement inférieur à  $F_{max}$ , que vaut  $\phi_{s/e}$  ? Que vaut  $V_c$  ?

Même question pour  $F_e$  légèrement supérieur à  $F_{min}$ .

Présenter les résultats dans le tableau suivant réponse en indiquant comment se comporte la boucle au delà de  $F_{min}$  et de  $F_{max}$ .



Valeur de $f_e$	$F_{\min}$	$f_0$	$F_{\max}$
Valeur de $f_s$			
Valeur de $V_c$			
Valeur de $\varphi_s/e$			

Noter la cohérence avec les données constructeur indiquées ci dessous :

« Lock Range  $f_L = \pm \frac{8F_0}{2 \cdot V_{CC}}$  where  $f_L$  is the range of frequencies in the area of  $f_0$  over which the VCO, once locked to the input signal, will remain locked »

### 3) application à la démodulation de fréquence.

Dans cette partie, on va imposer en entrée de la boucle un signal  $e(t)$  modulé en fréquence autour de la fréquence propre de la PLL ( paramètre mesuré précédemment), c'est-à-dire :  $f_e = f_0 + k \cdot s(t)$ .

On utilise le générateur METRIX pour créer le signal modulant  $s(t)$  sinusoïdal d'amplitude  $\hat{S} = 1$  V et de fréquence  $F = 100$  Hz.

A l'aide de ce signal, on va moduler en fréquence la porteuse ( signal sinusoïdal de fréquence  $f = f_0$  ) de manière externe avec une déviation de fréquence  $\Delta f = 500$  Hz.

La porteuse sera créée à l'aide du générateur AGILENT et la borne externe de modulation se trouve à l'arrière de l'appareil.

#### a) Questions préliminaires :

- situer l'endroit de la boucle où on peut retrouver l'image du signal modulant  $s(t)$ .
- donner l'indice de modulation  $m$  du signal modulé  $e(t)$ .

#### b) Relevé expérimental.

On impose  $e(t)$  décrit précédemment à l'entrée de la boucle.

- Visualiser et représenter  $s(t)$  et  $V_c(t)$ .  
Conclure
- Quelle est la relation *expérimentale* reliant  $V_c(t)$  et  $s(t)$ ?

#### c) Recherche des limites de bon fonctionnement.

Donner la valeur maximale expérimentale de l'amplitude de  $s(t)$  compatible avec un bon fonctionnement de la boucle.

Donner la valeur maximale de la fréquence de  $s(t)$  compatible avec un bon fonctionnement de la boucle.

Comment doit-on choisir la fréquence  $f_c$  de coupure du filtre passe-bas pour que la tension  $V_c(t)$  soit à l'image de  $s(t)$  ( on donnera pour cela un encadrement de  $f_c$  en fonction de  $F$  et de  $f_0$ )?

Justifier alors le phénomène observé précédemment. On précise que le filtre passe-bas est réalisé par  $C = 100$  nF et  $R = 3,6$  k $\Omega$ .