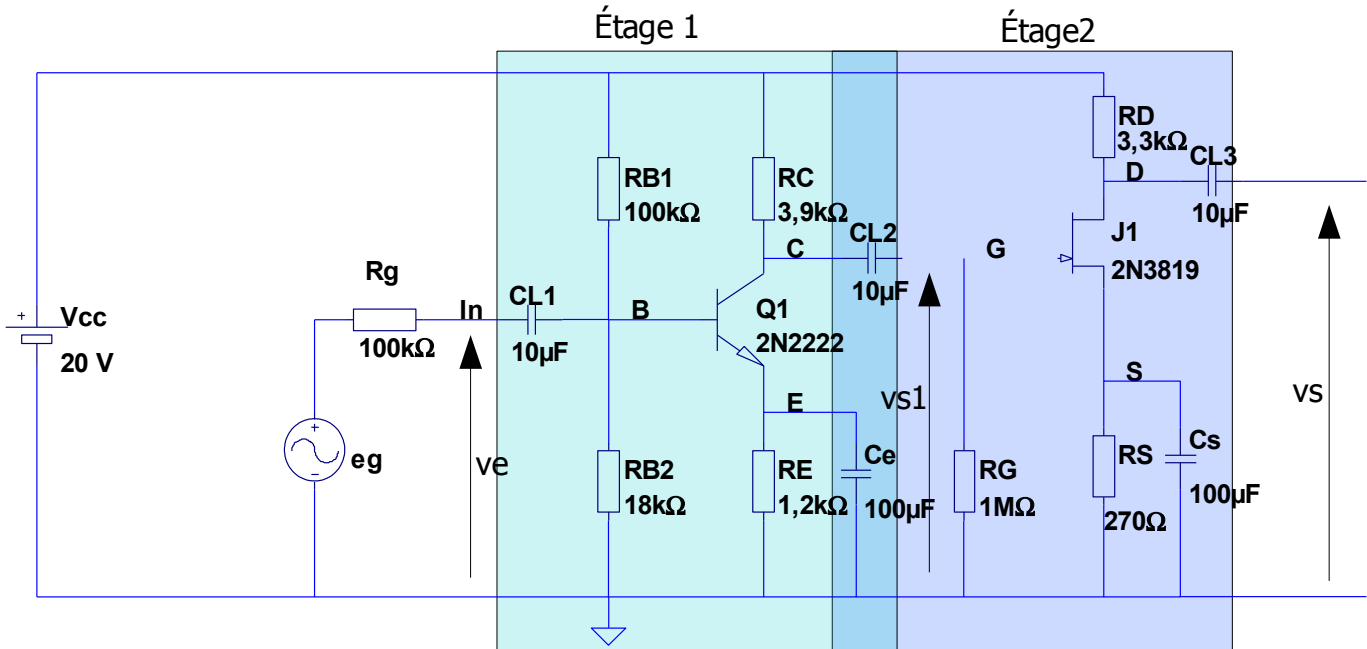


TP n°21 : étude d'un amplificateur à deux étages (éval TP n°4 pratique) .

→ Présentation : l'amplificateur est constitué de deux étages le premier constitué autour d'un transistor NPN et le deuxième autour d'un transistor à effet de champ, conforme au schéma ci-dessous:



Brochage des transistors (vue de dessous)

Transistor NPN 2N2222 (ou 2N1711)	Transistor à effet de champ 2N3819

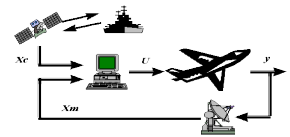
1) étude du montage complet.

Étude de la polarisation des transistors.

- Dessiner le schéma en ne gardant que les éléments utiles pour la polarisation des deux transistors.

Réaliser avec soin le montage sur plaque d'essais.

Effectuer les mesures qui vous semblent utiles pour définir le point de polarisation de chaque transistor et présenter clairement les résultats obtenus sous forme d'un tableau



Performance de l'amplificateur en régime variable

On impose un signal sinusoïdal d'amplitude de l'ordre de 100mV et de fréquence 1kHz.

Si le signal $v_s(t)$ présente une composante continue, on pourra régler la voie de l'oscilloscope en mode AC

Réaliser le montage complet en ayant pris soin d'indiquer sur le schéma de la page 1 la polarité des condensateurs.

Représenter sur deux chronogrammes avec les mesures des valeurs efficaces correspondantes les signaux $e_g(t)$, $v_{in}(t)$, $v_{s1}(t)$ puis avec un second chronogramme $e_g(t)$, $v_{in}(t)$ et $v_s(t)$.

Des mesures précédentes donner la valeur expérimentale de l'amplification à vide A_{v0} de l'amplificateur complet définie par $v_s(t) = A_{v0} \cdot v_{in}(t)$

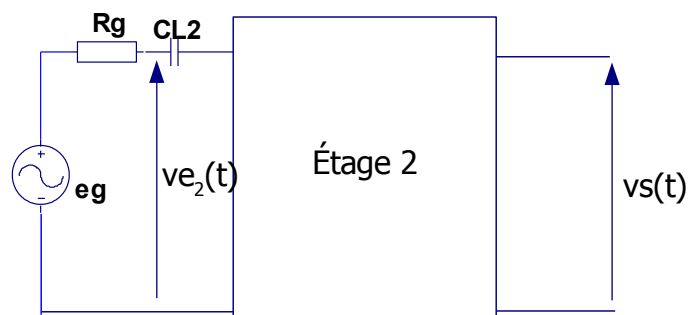
2) performance de l'étage n°1 seul.

→ Déconnecter le condensateur CL2 du collecteur du transistor NPN et visualiser la tension $v_{s1}(t)$ en mode AC.

Représenter sur un chronogramme les signaux v_{in} , $v_{s1}(t)$, on pourra augmenter éventuellement l'amplitude de $e_g(t)$ en s'assurant de rester dans le domaine de fonctionnement linéaire de l'étage. En déduire l'amplification A_{v10} à vide de cet étage définie par $v_{s1}(t) = A_{v10} \cdot v_{in}(t)$.

3) performance de l'étage n°2 seul.

On attaquera l'étage deux par l'intermédiaire du condensateur CL2 et de la résistance R_g .



Représenter sur un chronogramme les signaux $v_{e2}(t)$ et $v_s(t)$, on pourra augmenter éventuellement l'amplitude de $e_g(t)$ en s'assurant de rester dans le domaine de fonctionnement linéaire de l'étage.

En déduire l'amplification A_{v20} à vide de cet étage définie par $v_s(t) = A_{v20} \cdot v_{e2}(t)$.

4) bilan.

Vérifier que $A_{v0} = A_{v10} \cdot A_{v20}$

Que peut-on dire de l'influence de l'étage 2 sur l'étage 1? Pouvez expliquer ce résultat a priori étonnant?